

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-4350

(43) 公開日 平成10年(1998) 1月6日

(51) Int.Cl. ⁴	識別記号	庁内整理番号	F I	技術表示箇所
H 0 3 L 7/18			H 0 3 L 7/18	Z
7/093			7/08	E

審査請求 未請求 請求項の数2 O L (全 4 頁)

(21) 出願番号 特願平8-155674

(22) 出願日 平成8年(1996) 6月17日

(71) 出願人 000006231

株式会社村田製作所

京都府長岡京市天神二丁目26番10号

(72) 発明者 井上 純

京都府長岡京市天神二丁目26番10号 株式会社村田製作所内

(72) 発明者 秦 俊夫

京都府長岡京市天神二丁目26番10号 株式会社村田製作所内

(72) 発明者 北口 秀紀

京都府長岡京市天神二丁目26番10号 株式会社村田製作所内

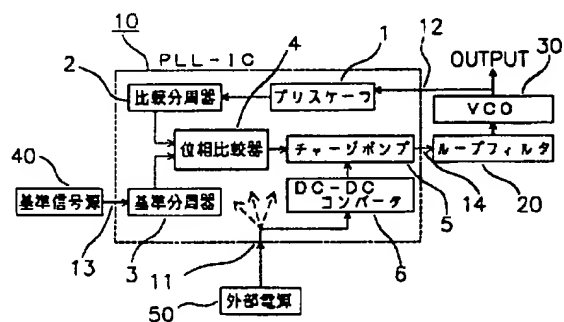
(54) 【発明の名称】 PLL-IC、およびこれを用いたPLLモジュール

(57) 【要約】

【課題】 携帯機器など低消費電力化、低電圧化が進む中、チャージポンプの出力電圧範囲を電源電圧よりも大きく取れ、VCOの周波数可変範囲を大きくできるPLL-IC、およびこれを用いたPLLモジュールを提供する。

【解決手段】 PLL-IC10内部にDC-DCコンバータ6を内蔵し、これによってチャージポンプ5の駆動電圧をPLL-IC10の電源電圧よりも高くする。

【効果】 チャージポンプ5の出力電圧範囲を大きくするために、VCO30のコントロール電圧感度を大きくする必要がなく、C/N比の劣化を防止することができる。



【特許請求の範囲】

【請求項1】 少なくともプリスケアラ、分周器、位相比較器、チャージポンプから構成されるPLL-ICにおいて、

DC-DCコンバータを前記チャージポンプに接続して内蔵し、前記チャージポンプの駆動電圧を、PLL-ICの駆動電圧よりも高くしたことを特徴とするPLL-IC。

【請求項2】 請求項1に記載のPLL-ICと、ループフィルタと、VCOを一体にして構成したことを特徴とするPLLモジュール。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、移動体通信機などに使用されるPLL-IC、及びこれを用いて構成されるPLLモジュールに関する。

【0002】

【従来の技術】図3に従来のPLL-IC、及びこれを用いたPLL回路のブロック図を示す。図3においてPLL-IC70は、プリスケアラ1、比較分周器2、基準分周器3、位相比較器4、チャージポンプ5で構成されている。また電源端子11、VCO信号入力端子12、基準信号入力端子13、チャージポンプ出力端子14、チャージポンプ用電源端子15を備える。またPLL回路としては、PLL-IC70以外にループフィルタ20、VCO30、基準信号源40および外部電源50で構成されている。

【0003】外部電源50は電源端子11およびチャージポンプ用電源端子15に接続され、VCO30はVCO信号入力端子12に接続され、基準信号源40は基準信号入力端子13に接続され、チャージポンプ出力端子14はループフィルタ20を介してVCO30に接続されている。

【0004】PLL-IC70の内部で、VCO信号入力端子12は、プリスケアラ1および比較分周器2を介して位相比較器4に、また、基準信号入力端子13は基準分周器3を介して、同じく位相比較器4に接続されている。位相比較器4はチャージポンプ5に接続され、チャージポンプ5の出力はチャージポンプ出力端子14に接続されている。電源端子11は、PLL-IC70内のチャージポンプ5を除く各回路に接続され、駆動電圧を供給している。チャージポンプ用電源端子15はチャージポンプ5に接続され、チャージポンプ駆動電圧を供給している。

【0005】次に回路の動作を説明する。VCO30の発振出力の一部はPLL-IC70のVCO信号入力端子12に入力される。VCO信号入力端子12に入力された信号は、プリスケアラ1でまず大まかに分周され、比較分周器2でさらに細かく分周されて位相比較器4に入力される。また基準信号源40からの信号も基準分周

器3で分周されて、同じく位相比較器4に入力される。最適条件において、VCO30からの信号と基準信号源40からの信号が、位相比較器4に入力される段階で同じ周波数になるように、プリスケアラ1及び比較分周器2、基準分周器3の分周比が設定されている。位相比較器4ではこれら2つの信号を比較し、その位相差に応じた信号をチャージポンプ5に出力する。チャージポンプ5はその駆動電圧の範囲内で、位相比較器4からの信号をアナログ量に変換し出力する。チャージポンプ5の出力は、チャージポンプ出力端子14から、ループフィルタ20を経由して雑音成分が取り除かれ、VCO30のコントロール端子に入力される。VCO30はそのコントロール端子に入力される信号に応じて発振周波数を変化させる。VCO30のコントロール端子に入力される電圧は、VCO30の発振周波数があらかじめ設定した周波数より高いときには発振周波数を下げるように、逆に低いときには発振周波数を上げるように働く。その結果、この回路全体で、VCO30が一定の周波数で発振するようにコントロールされる。

【0006】

【発明が解決しようとする課題】PLL-ICでは、一般にチャージポンプの駆動電圧はPLL-ICの電源電圧と共通に供給されることが多い。携帯機器などの低消費電力化、低電圧化が進む中、PLL-ICの電源電圧も低く設定される方向にあり、その結果チャージポンプの駆動電圧も低く設定されるようになっていく。チャージポンプの駆動電圧が低く設定されると、その出力電圧の範囲も小さくなるため、VCOの周波数可変範囲が小さくなる。そのため、同じ可変範囲を確保するためにはVCOのコントロール電圧感度（コントロール端子に加わる電圧の、単位電圧当たりの周波数変化量）を大きくするなどの対策が必要になる。しかしVCOのコントロール電圧感度を大きくすると、VCOの重要な特性の1つであるC/N比（Carrier to Noise Ratio）が劣化するという問題がある。

【0007】本発明の目的は、PLL-ICの電源電圧を低く設定した場合にもVCOのコントロール電圧感度を大きくしなくて済むようなPLL-IC、およびこれを使ったPLLモジュールを提供することにある。

【0008】

【課題を解決するための手段】上記目的を達成するために、本発明のPLL-ICは、少なくともプリスケアラ、分周器、位相比較器、チャージポンプから構成され、DC-DCコンバータを前記チャージポンプに接続して内蔵し、前記チャージポンプの駆動電圧を、PLL-ICの駆動電圧よりも高くしたことを特徴とする。

【0009】そして、このPLL-ICと、ループフィルタと、VCOを一体にしてPLLモジュールを構成したことを特徴とする。

【0010】

【発明の実施の形態】図1に本発明のPLL-IC、及びこれを用いたPLL回路の実施例のブロック図を示す。ここで、従来と同一もしくは同等の部分には同一番号を付し、その説明を省略する。図1において、PLL-IC10にはDC-DCコンバータ6が内蔵されている。電源端子11とチャージポンプ5はDC-DCコンバータ6を介して接続されており、チャージポンプ5の駆動電圧は、このDC-DCコンバータ6を介して供給されている。また、チャージポンプ5以外の回路への駆動電圧は電源端子11から直接供給されている。

【0011】回路の基本的な動作に関しては、従来例と同じであるため説明は省略し、ここでは追加したDC-DCコンバータ6に関する部分についてのみ説明する。

【0012】チャージポンプ5の駆動電圧はDC-DCコンバータ6によって昇圧され、PLL-IC10の電源電圧よりも高い値に設定されている。これによってチャージポンプ5からの出力も、PLL-IC10の電源電圧の限界を越え、大きな振幅のコントロール電圧を、ループフィルタ20を経由してVCO30のコントロール端子に印加し、大きな周波数可変範囲を得ることができる。

【0013】次に、図2に上記のPLL-ICを使ったPLLモジュール、およびこれを用いたPLL回路のブロック図を示す。図2において、PLLモジュール60は、PLL-IC10、ループフィルタ20、およびVCO30を一体化して構成している。また、モジュール電源端子61、モジュール基準信号入力端子62、およびモジュール出力端子63を備える。VCO30の出力はモジュール出力端子63に接続されるとともに、PLL-IC10のVCO信号入力端子12に接続される。基準信号源40はモジュール基準信号入力端子62を介してPLL-IC10の基準信号入力端子13に接続されている。PLL-IC10のチャージポンプ出力端子14は、ループフィルタ20を経由してVCO30に接続されている。また外部電源50はモジュール電源端子61を介してモジュール内の各部に接続され、電圧を供給している。

給している。

【0014】回路の動作については、図1の動作と全く同じであり、ここではその説明は省略する。

【0015】

【発明の効果】本発明のPLL-ICによれば、DC-DCコンバータを電源端子とチャージポンプ間に接続してPLL-IC内に内蔵したもので、チャージポンプの駆動電圧をPLL-ICの電源電圧よりも高くすることができる。これによって、PLL-ICの電源電圧を低くしてもVCOに印加するコントロール電圧を大きくすることができるため、VCOのコントロール電圧感度を必要以上に大きくする必要がなく、C/N比の劣化を防止する事ができる。また、PLL-ICの電源電圧を低くする必要が無い場合は、逆にVCOのコントロール電圧感度を小さくする事ができ、C/N比の改善が可能になる。

【0016】また、本発明のPLL-ICを使ってモジュールを作成することにより、小形で低消費電力、高性能のPLLモジュールを構成することが可能になる。

【図面の簡単な説明】

【図1】本発明のPLL-ICの内部構成を示すブロック図である。

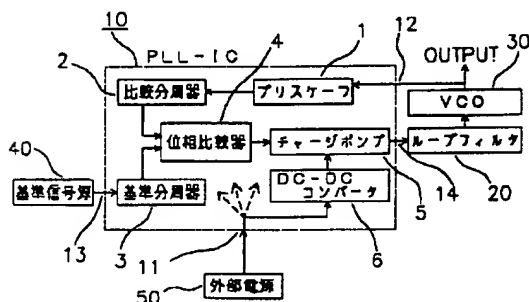
【図2】本発明のPLL-ICを使用したPLLモジュールの構成を示すブロック図である。

【図3】従来のPLL-ICの内部構成の一例を示すブロック図である。

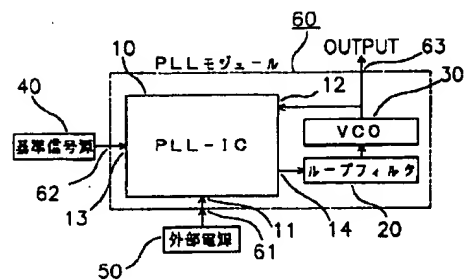
【符号の説明】

- 1…プリスケアラ
- 2…比較分周器
- 3…基準分周器
- 4…位相比較器
- 5…チャージポンプ
- 6…DC-DCコンバータ
- 10…PLL-IC
- 20…ループフィルタ
- 30…VCO

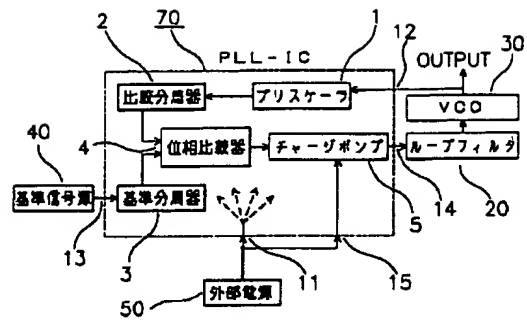
【図1】



【図2】



【図3】



PLL-IC AND PLL MODULE USING SAME

Patent Number: JP10004350
Publication date: 1998-01-06
Inventor(s): INOUE JUN; HATA TOSHIO; KITAGUCHI HIDENORI
Applicant(s):: MURATA MFG CO LTD
Requested Patent: ☐ JP10004350
Application Number: JP19960155674 19960617
Priority Number(s):
IPC Classification: H03L7/18 ; H03L7/093
EC Classification:
Equivalents:

Abstract

PROBLEM TO BE SOLVED: To eliminate the need for increasing control voltage sensitivity of a VCO even when a low power supply voltage is in use by connecting a DC-DC converter between power supply terminal and a charge pump and incorporating them in a PLL-IC.

SOLUTION: The PLL-IC 10 is made up of a prescaler 1, a comparison frequency divider 2, a phase comparator 4 and a charge pump 5 and a DC-DC converter 6 is connected to the charge pump 5 and they are incorporated. A drive voltage of the charge pump 5 is selected higher than a drive voltage of the PLL-IC10. Then the PLL-IC10, a loop filter 20 and a VCO 30 are integrated to form a PLL module. Thus, even when a low power supply voltage is selected for the PLL-IC10, since a control voltage applied to the VCO is increased, it is not required to increase the control voltage sensitivity of the VCO as required and the deterioration in the C/N is prevented.

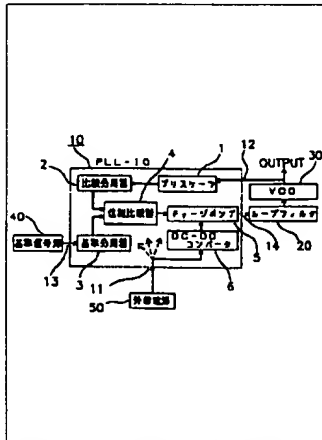
Data supplied from the esp@cenet database - I2

===== WPI =====

- TI - PLL IC module for mobile communication apparatus - has DC=DC converter connected to charge pump whose drive voltage is made higher than drive voltage of PLL-IC
- AB - J10004350 The module (10) has a pre-scaler (1), a comparative frequency divider (2), a reference frequency divider (3), a phase comparator (4) and a charge pump (5). A DC-DC converter (6) is built into the PLL IC and is connected to the charge pump. The drive voltage of the charge pump is made higher than the drive voltage of the PLL IC.
- The PLL IC is used by a PLL module which includes a loop filter (20) and a VCO formed in one body.
 - ADVANTAGE - Increases output voltage range of charge pump, thereby eliminating need to increase required control voltage sensitivity of VCO. Increases control voltage applied to VCO even when PLL IC source voltage is low. Improved C/N ratio. Reduces power consumption and improves efficiency of PLL module.
 - (Dwg.1/3)
- PN - JP10004350 A 19980106 DW199811 H03L7/18 004pp
- PR - JP19960155674 19960617
- PA - (MURA) MURATA MFG CO LTD
- MC - U23-D01A7 U23-D01F5 U24-D02A W02-C03C3C W02-G02A
- DC - U23 U24 W02
- IC - H03L7/093 ;H03L7/18
- AN - 1998-117304 [11]

===== PAJ =====

- TI - PLL-IC AND PLL MODULE USING SAME
- AB - PROBLEM TO BE SOLVED: To eliminate the need for increasing control voltage sensitivity of a VCO even when a low power supply voltage is in use by connecting a DC-DC converter between power supply terminal and a charge pump and incorporating them in a PLL-IC.
- SOLUTION: The PLL-IC 10 is made up of a prescaler 1, a comparison frequency divider 2, a phase comparator 4 and a charge pump 5 and a DC-DC converter 6 is connected to the charge pump 5 and they are incorporated. A drive voltage of the charge pump 5 is selected higher than a drive voltage of the PLL-IC10. Then the PLL-IC10, a loop filter 20 and a VCO 30 are integrated to form a PLL module. Thus, even when a low power supply voltage is selected for the PLL-IC10, since a control voltage applied to the VCO is increased, it is not required to increase the control voltage sensitivity of the VCO as required and the deterioration in the C/N is prevented.
- PN - JP10004350 A 19980106
- PD - 1998-01-06
- ABD - 19980430
- ABV - 199805
- AP - JP19960155674 19960617
- PA - MURATA MFG CO LTD
- IN - INOUE JUN;HATA TOSHIO;KITAGUCHI HIDENORI
- I - H03L7/18 ;H03L7/093



<First Page Image>